

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-194652
(43)Date of publication of application : 27.08.1987

(51)Int.Cl. H01L 23/36

(21)Application number : 61-035105
(22)Date of filing : 21.02.1986

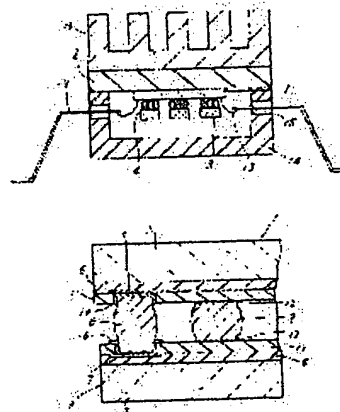
(71)Applicant : HITACHI LTD
(72)Inventor : SAWARA KUNIZO
OTSUKA KANJI
ISHIDA TAKASHI

(54) SEMICONDUCTOR DEVICE

(57)Abstract

PURPOSE: To improve heat-dissipating characteristics remarkably by constituting a chip-side insulating film just under a solder dummy bump electrode of a diamond insulating thin-film formed through an electron-beam vapor phase method.

CONSTITUTION: One surface of a mother chip 1 is fixed to a substrate 2 by silicone rubber group adhesives and the like, and one surface of a slave chip 3 is fastened to the other surface of the mother chip 1 by solder bumps 4. The surface of a semiconductor active region 5 in the mother chip 1 is coated with an insulating film 6, and a surface Al electrode wiring 7 on the insulating film 6 is laid. The solder bumps 4 consist of conductive bumps 8 and bumps 9 for dissipating heat, a diamond thin-film 11 is shaped onto the surface of the mother chip 1, the bumps 9 for dissipating heat are fixed through metals 12 for bonding, and the bumps 9 are connected to the slave chips 3 constituted in the same manner. The diamond thin-film 11 has excellent thermal conduction, thus acquiring a mother chip module having superior heat-dissipating characteristics.



LEGAL STATUS

[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

⑫ 公開特許公報(A)

昭62-194652

⑤ Int.Cl.⁴
H 01 L 23/36識別記号 庁内整理番号
Z-6835-5F

④ 公開 昭和62年(1987)8月27日

審査請求 未請求 発明の数 1 (全3頁)

⑥ 発明の名称 半導体装置

⑦ 特 願 昭61-35105

⑧ 出 願 昭61(1986)2月21日

⑨ 発 明 者 佐 原 邦 造 青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内
⑩ 発 明 者 大 塚 寛 治 青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内
⑪ 発 明 者 石 田 尚 青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内
⑫ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地
⑬ 代 理 人 弁理士 小川 勝男 外1名

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

1. ダイヤモンドより成る絶縁膜を介して、半導体活性領域からの熱を、放熱用突起電極より放熱する構造を有して成ることを特徴とする半導体装置。

2. ダイヤモンドより成る絶縁膜が、電子線気相法により形成されて成る、特許請求の範囲第1項記載の半導体装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、半導体装置に関し、特に当該装置における放熱特性を改良する技術に関する。

〔従来の技術〕

半導体装置における熱設計の問題は重要であり、特に、半導体素子(チップ)の多数個を搭載するような消費電力の大なるマルチチップモジュールにあってはその問題は重要である。

当該マルチチップモジュールの構造例の一つとして本出願人の提案になる次のようなものがある。

基板の下面にマザーチップを固着し、該マザーチップの下面に、いわゆるCCB(コントロール・コラップス・リフロー・ボンディング)接続により、子チップを多数固着し、前記基板とチップとの間にリードフレームを介装し、前記マザーチップと該リードフレームとをコネクタワイヤにより電気的に結合し、前記基板の上面に放熱フィンを取付けて成る主要構造を有するマルチチップモジュールである。

このCCB接続には一般に、半田バンプ電極が使用される。なお、バンプ電極は、導電性のバンプで、マザーチップと子チップとの間に信号をやりとりするものと、単に子チップからの熱をマザーチップ、次いで、放熱フィンを経由して放熱させるための放熱用バンプ(ダミーバンプ)とがある。

従来、この放熱バンプ電極直下の絶縁膜は、一般にSiO₂、Si₃N₄などより成る膜により構成

されており、熱伝導率が悪く、パンプの熱抵抗が大きく、特に、上記のごときマルチチップモジュール就中パワーの大きなマルチチップモジュールにおいてその放熱特性上問題となっていた。

〔発明が解決しようとする問題点〕

本発明は、上記のごときマルチチップモジュールにおける、半田ダミーパンプと連った絶縁膜の改良技術を提供することを目的とし、放熱性の良好なマルチチップモジュールを提供することを目的とする。

本発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面からあきらかになるであろう。

〔問題点を解決するための手段〕

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記のとおりである。

すなわち、半田ダミーパンプ電極直下のチップ側絶縁膜を電子線気相法(CVD)によって形成されるようなダイヤモンド絶縁薄膜により構成す

たもので、マザーチップ1の半導体活性領域5の表面には例えば Si_3N_4 よりなり絶縁膜6が被覆され、さらに、その表面にAの電極配線7が敷設されている。半田パンプ4は、図示左側の導電性パンプ8と放熱用パンプ(ダミーパンプ)9とを有して成り、当該導電性パンプ8は、バリヤー金属10を介して、前記Aの電極配線7と接続し、同様に構成された子チップ3との間で導通がとられる。

マザーチップ1の表面には、ダイヤモンド薄膜11が形成され、放熱用パンプ9は、接着用金属12を介して、当該ダイヤモンド薄膜11に固着され、さらに同様に構成された子チップ3と接続している。第1図に図示のように、マザーチップ1の端部とリードフレーム12の端部とをコネクタワイヤ13により、ワイヤボンディングする。

当該リードフレーム12は、基板2とキャップ14との間に介装されている。なお、第1図にて、15は剥止材を示す。

第1図に示すように、基板2のマザーチップ1

るようにしたものである。

〔作用〕

上記した手段によれば、ダイヤモンド薄膜の絶縁性が高くかつ、熱伝導率が大であることに応じてパワーの大なる上記のごときマルチチップモジュールにあっても、放熱特性を高めることができ、かつ、子チップとマザーチップとの絶縁性をも確保できる。

〔実施例〕

次に、本発明を、図面に示す実施例に基づいて説明する。

第1図は本発明による半導体装置(Si on Si方式によるマルチチップモジュール)の断面図、第2図は同装置の要部断面図である。

マザーチップ1の一方の面を、基板2にシリコンゴム系接着剤などにより固着し、子チップ3の一方の面を当該マザーチップ1の他方の面に半田パンプ4により固着する。

第2図は当該マザーチップ1と子チップ3との半田パンプ4による接続部を拡大断面により示し

を固着している面の反対面に放熱フィン16を取付けする。本発明におけるダイヤモンド薄膜11は、絶縁性能の面やその形成スピードなどを考慮すると、公知の電子線CVD法(気相法)により形成することが好ましい。気相法の他として、メタンと水素の混合ガスを適宜の圧力、加熱温度下で反応させ、薄い膜状のダイヤモンドを作る方法や、メタンガスに代えてアルコールなどの炭素、水素、酸素を含む有機化合物を用い、これを液化させ、水素とともに適宜温度下で反応させ、ダイヤモンド薄膜を形成する方法などであっても差支えない。

本発明に用いられる子チップ3は、例えばシリコン単結晶基板から成り、周知の技術によって当該チップ内には多数の回路素子が形成され、1つの回路機能が与えられている。回路素子の具体例は、例えばMOSトランジスタから成り、これらの回路素子によって例えばメモリや論理回路の回路機能が形成されている。第1図にて、17は子チップ3の半導体活性領域を示す。

マザーチップ 1 も子チップ 3 と同様に、例えばシリコン単結晶基板から成り、回路機能が構成されている。

半田パンプ 4 は、周知のフリップチップの接続端子として用いられているようなものが適用され、例えばコントロールドコラップスリフローチップの Sn-Pb を用いて半球状のパンプ（突起電極）を形成してなるものにより構成される。

バリヤー金属 10 は、例えば Cr/Cu/Au により構成されている。

基板 2 は、例えば SiC により構成されている。リードフレーム 12 は、例えば Fe 及び Cu 系合金により構成されている。

コネクタワイヤ 13 は、例えば Au 細線により構成されている。

放熱フィン 16 は、例えば Al により構成されている。

本発明の上記実施例によれば、子チップ 3 の半導体活性領域 17 からの熱はダイヤモンド絶縁薄膜 11、放熱パンプ 9、マザーチップ 1、基板 2、

放熱フィン 15 を經由して、放熱され、その際、当該電子線 CVD 法によるダイヤモンド薄膜 11 は熱伝導が良好であるので、放熱特性の良いマザーチップモジュールを得ることができた。

以上本発明者によってなされた発明を実施例にもとづき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

例えば、上記実施例ではダイヤモンド薄膜 11 を Si_3N_4 なる絶縁膜 6 の上に被膜する例を示したが、このように、絶縁膜の一部を当該ダイヤモンド薄膜により置き換えるのではなく、絶縁膜全体を当該ダイヤモンド薄膜により形成してもよい。

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野である Si on Si 方式によるマルチチップモジュールについて適用した場合について説明したが、それに限定されるものではなく、他の半導体装置に広く適用することができる。

〔発明の効果〕

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

すなわち、本発明によれば、放熱パンプによる半導体活性領域からの放熱において、ダイヤモンドよりなる絶縁膜を介して行うようにしたので、放熱特性が格段に向上することができた。

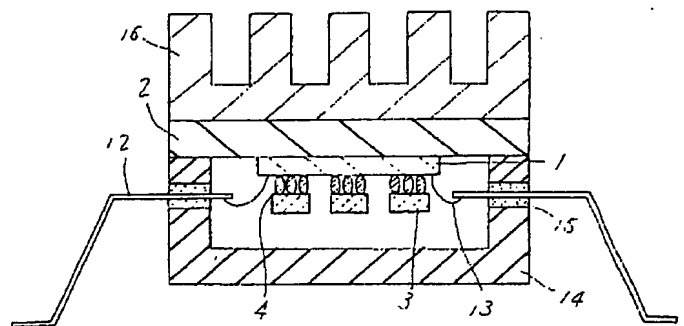
4. 図面の簡単な説明

図面は本発明の実施例を示し、第 1 図は本発明による半導体装置の断面図、第 2 図は同要部断面図である。

1…マザーチップ、2…基板、3…子チップ、4…半田パンプ、5…半導体活性領域、6…絶縁膜、7… Al 電極配層、8…導電性パンプ、9…放熱用パンプ、10…バリヤー金属、11…ダイヤモンド薄膜、12…リードフレーム、13…コネクタワイヤ、14…キャップ、15…封止材、16…放熱フィン、17…半導体活性領域。

代理人 弁理士 小 川 勝 男

第 1 図



第 2 図

